

Caractéristiques des circuits intégrés logiques

I. Introduction

Les circuits intégrés logiques sont classés suivant leur technologie de fabrication (bipolaire TTL, bipolaire ECL, MOS,...). Pour un fonctionnement logique identique, chaque technologie offre des performances différentes sur le plan électrique (tensions, courants, puissances) et temporel (rapidité).

Une famille logique est caractérisée par ses paramètres électriques :

- la plage des tensions d'alimentation et la tolérance admise sur cette valeur,
- la plage des tensions associée à un niveau logique, en entrée ou en sortie,
- les courants pour chaque niveau logique, en entrée ou en sortie,
- le courant maximum que l'on peut extraire d'une porte logique et le courant absorbé en entrée,
- la puissance maximale consommée qui dépend souvent de la fréquence de fonctionnement.

Les performances dynamiques principales sont :

- les temps de montée (transition bas-haut) et de descente (transition haut-bas) des signaux en sortie d'une porte,
- les temps de propagation d'un signal entre l'entrée et la sortie d'une porte logique.

Les différentes notions abordées seront illustrées de valeurs numériques issues de la technologie TTL.

II. Caractéristiques électriques des circuits logiques

II.1. Notations (abréviations de termes anglo-américains)

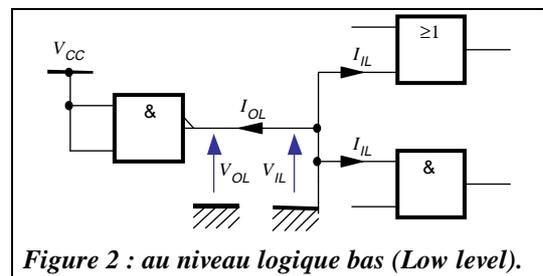
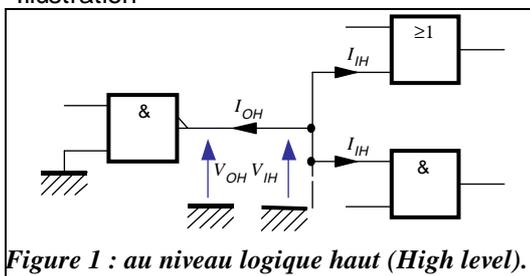
Tensions

- V_{CC} : tension nominale d'alimentation,
- V_{IH} : tension d'entrée au niveau logique haut (*Input High*),
- V_{IL} : tension d'entrée au niveau logique bas (*Input Low*),
- V_{OH} : tension de sortie au niveau logique haut (*Output High*),
- V_{OL} : tension de sortie au niveau logique bas (*Output Low*).

Courants : tous les courants sont entrants dans la porte.

- I_{CC} : courant d'alimentation (suivant les conditions d'utilisation de la porte),
- I_{IH} : courant d'entrée au niveau logique haut,
- I_{IL} : courant d'entrée au niveau logique bas,
- I_{OH} : courant de sortie au niveau logique haut,
- I_{OL} : courant de sortie au niveau logique bas.

Illustration



II.2. Tensions caractéristiques

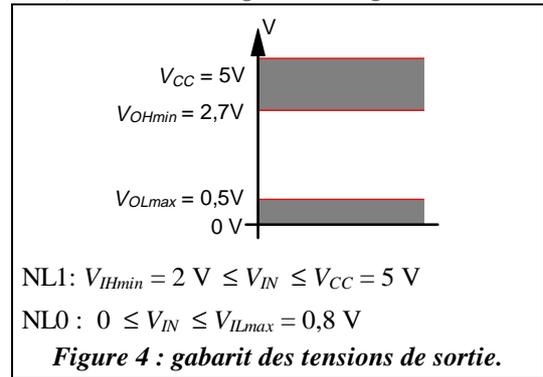
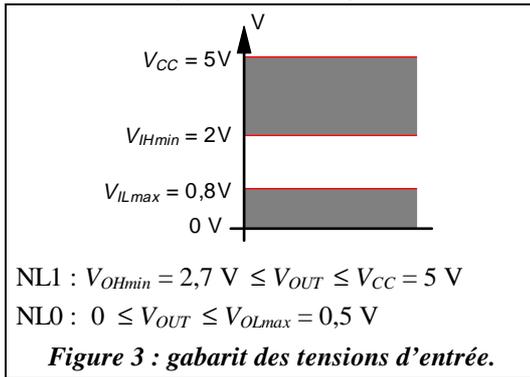
II.2.1. Tension d'alimentation

Les circuits intégrés sont alimentés sous une tension nominale V_{CC} . En TTL, cette valeur est de 5V associée à une tolérance. On distingue deux tolérances, une pour chaque série :

- Série standard 74... (commerciale) : $V_{CC} = 5 \text{ V} \pm 5\%$;
- Série dite « militaire » 54... : $V_{CC} = 5 \text{ V} \pm 10\%$.

II.2.2. Gabarits de tension

Un niveau logique correspond à une plage de tensions : le niveau logique 1 (entre V_{CC} et une limite inférieure à V_{CC}) et le niveau 0 (de 0 V à une limite supérieure) illustrés aux **Figure 3** et **Figure 4**.

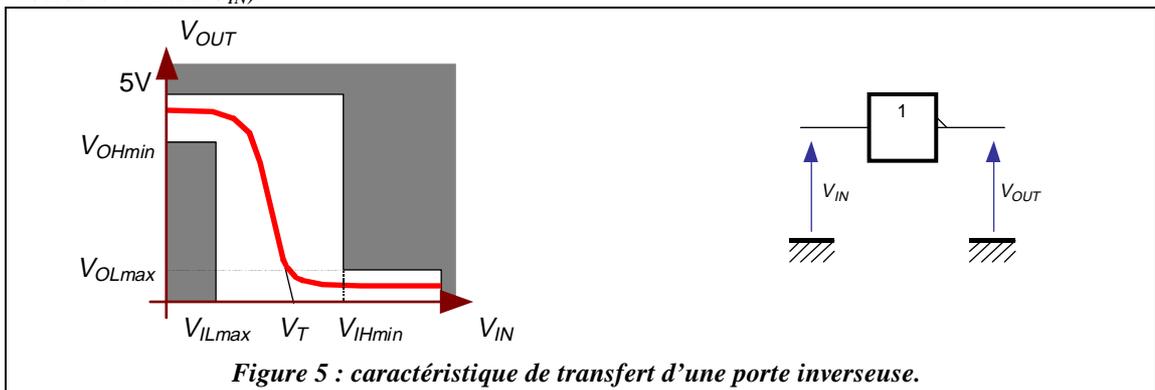


II.2.3. Gabarit de transfert

Les deux graphes précédents sont rassemblés en un seul pour traduire la fonction logique entre ces tensions : c'est le **gabarit de transfert** (**Figure 5**).

Une porte satisfait le gabarit si sa courbe de transfert se trouve dans la partie non grisée.

La **tension de basculement**, notée V_T (T pour *threshold*, seuil), correspond à la tension d'entrée pour laquelle la sortie change d'état (approximativement l'intersection de la tangente au point d'inflexion de la courbe avec l'axe V_{IN}).

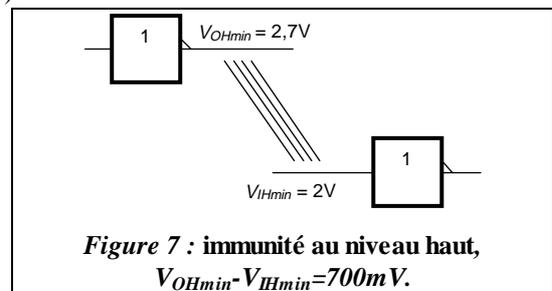
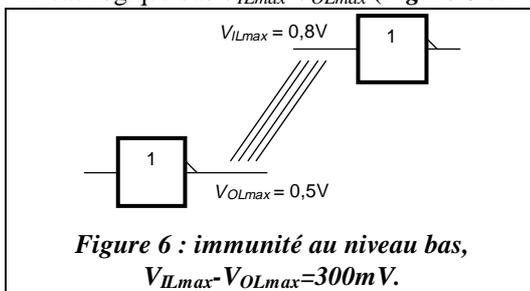


II.2.4. Bruit statique et immunité

Un bruit est une variation intempestive (ou aléatoire) d'une grandeur physique autour de la valeur déterminée (permanente, attendue ou nominale).

L'**immunité au bruit** est la marge de sécurité que l'on peut observer sans provoquer un changement d'état logique non désiré : c'est l'amplitude maximale du signal parasite à superposer au signal d'entrée pour provoquer un changement d'état en sortie.

Dans le cas le plus défavorable, l'immunité au bruit au niveau logique haut est $V_{OHmin} - V_{IHmin}$ et au niveau logique bas $V_{ILmax} - V_{OLmax}$ (**Figure 6** et **Figure 7**).



II.3. Courants d'entrée et de sortie d'une porte

II.3.1. Courants d'entrée

Une entrée est équivalente à une charge électrique.

I_{IL} : courant qu'il faut extraire de la porte pour imposer un niveau logique bas en sortie.

en TTL LS : $I_{IL} = -400 \mu\text{A}$ (négatif avec les conventions).

I_{IH} : courant absorbé par l'entrée de la porte au niveau logique haut.

en TTL : $I_{IH} = 20 \mu\text{A}$ (celui d'une diode en inverse, donc faible).

II.3.2. Courants de sortie

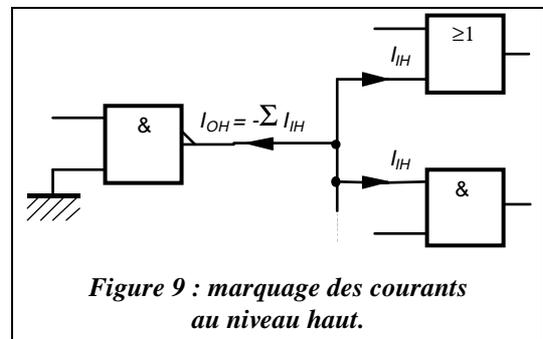
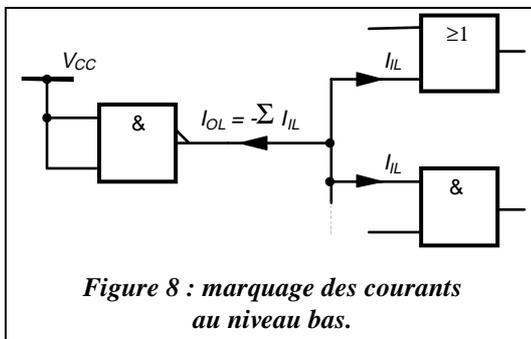
Une sortie est équivalente à un générateur (ex. modèle de Thévenin).

I_{OL} : ce courant est issu des différentes entrées commandées (**Figure 8**).

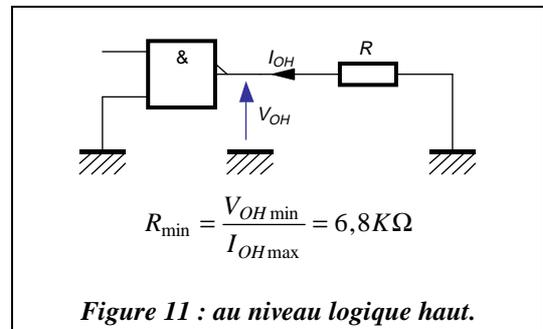
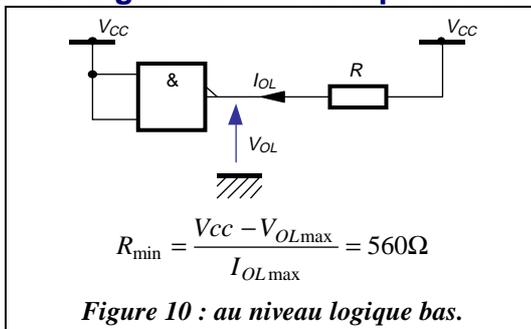
en TTL LS : I_{OLmax} (= 8 mA) est la valeur maximale du courant en sortie qui assure que l'on se trouve encore dans le gabarit de transfert ($V_{OUT} \leq V_{OLmax}$).

I_{OH} : ce courant est issu des différentes entrées commandées (**Figure 9**).

en TTL LS : I_{OHmax} (= -400 μA) est la valeur maximale du courant en sortie qui assure que l'on se trouve encore dans le gabarit de transfert ($V_{OUT} \geq V_{OHmin}$).



II.3.3. Charges maximales équivalentes



II.3.4. Sortance des portes logiques

La sortance traduit le nombre maximum d'entrées logiques que peut commander une sortie.

$$\text{Sortance au NLO} : s_L = \left| \frac{I_{OLmax}}{I_{IL}} \right| \quad - \quad \text{an : en TTL LS, } s_L = \frac{8 \cdot 10^{-3}}{0,4 \cdot 10^{-3}} = 20.$$

$$\text{Sortance au NL1} : s_H = \left| \frac{I_{OHmax}}{I_{IH}} \right| \quad - \quad \text{an : en TTL LS, } s_H = \frac{400 \cdot 10^{-6}}{20 \cdot 10^{-6}} = 20.$$

II.3.5. Porte logique amplifiée ou « bufférisée »

Pour pallier l'insuffisance de sortance, on utilise une porte logique à sortie dite « bufférisée ».

Dans ce cas, les gabarits de tension et les courants d'entrée sont identiques aux caractéristiques standards, mais les courants de sortie maximum aux deux niveaux logiques (I_{OL} et I_{OH}) sont plus importants. Sur le symbole de la porte, la sortie est marquée par le signe \triangleright (amplification).

Exemple : porte logique 74LS37

sortance niveau haut : $I_{OHmax} = -1,2 \text{ mA}$ et $I_{IH} = 20 \mu\text{A}$

sortance = 60

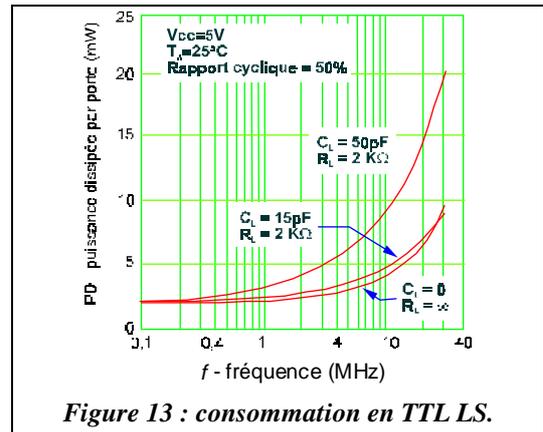
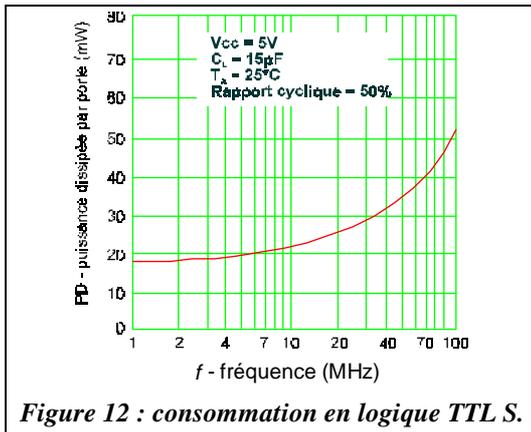
sortance niveau bas : $I_{OLmax} = 24 \text{ mA}$ et $I_{IL} = -400 \mu\text{A}$

sortance = 60

II.3.6. Consommation des circuits logiques

Le courant total consommé (dans diverses conditions définies dans la notice du constructeur) I_{cc} permet de calculer la puissance dissipée dans le circuit intégré. Ces paramètres de consommation sont nécessaires pour dimensionner l'alimentation de la carte qui va recevoir tous les circuits.

En logique TTL, la consommation des circuits varie peu pour les fréquences faibles puis augmente très rapidement avec la fréquence (Cf. *Figure 12* et *Figure 13*).

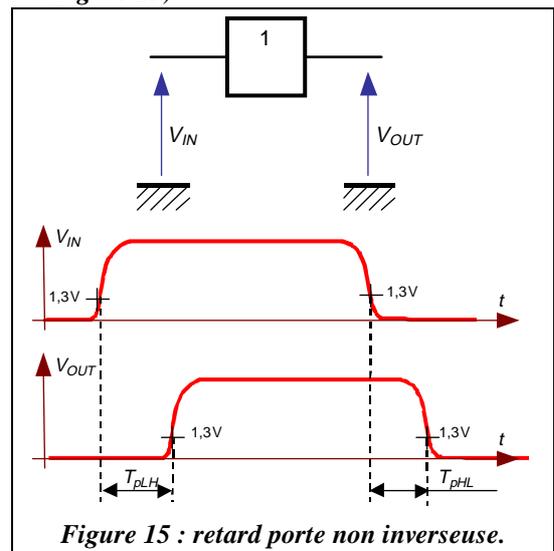
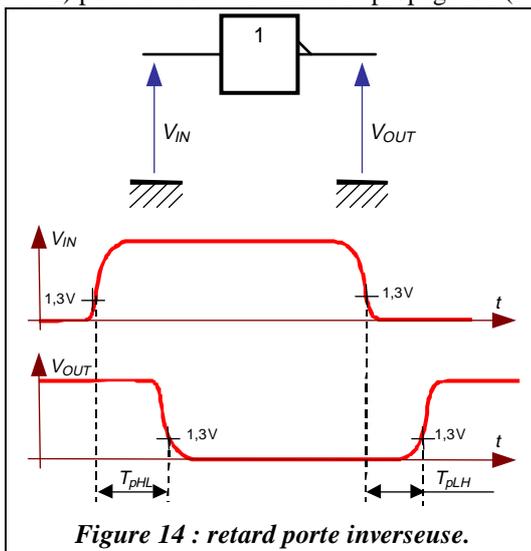


III. Caractéristiques temporelles des portes logiques

Dans les éléments électriques, les grandeurs sont transmises avec un retard caractéristique de la porte : c'est le **temps de propagation** de l'information dans la porte. On distingue la transition haut-bas (front descendant) ou bas-haut (front montant) :

- T_{pHL} : temps de propagation du signal logique lorsque la sortie passe de l'état haut à l'état bas (*Propagation Time High to Low*).
- T_{pLH} : temps de propagation du signal logique lorsque la sortie passe de l'état bas à l'état haut (*Propagation Time Low to High*).

Pour assurer la mesure de ces durées, une référence de tension est fixée par les constructeurs (1,3 V en TTL) pour le début et la fin de la propagation (*Figure 14* et *Figure 15*).



La sortie d'une porte est chargée par une ligne dont le comportement capacitif (capacité répartie de la ligne, capacité d'entrée des circuits placés en aval,...) influence le temps de retard en raison de la réponse transitoire du circuit RC équivalent. Les notices techniques spécifient les temps de propagation pour différentes valeurs de capacité de charge (C_L *Load Capacitance*). Plus C_L est grande, plus le temps de propagation est élevé (Cf. *Figure 16*).

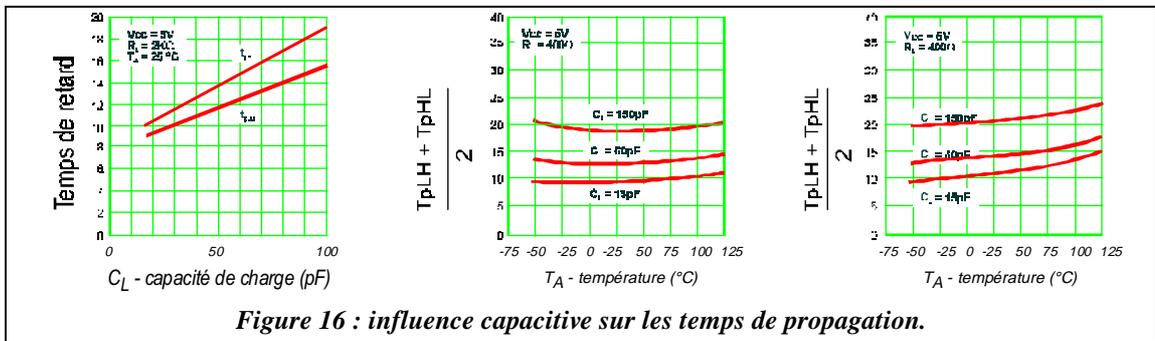


Figure 16 : influence capacitive sur les temps de propagation.

IV. Les portes logiques à entrées spécifiques : trigger de Schmitt¹

Les signaux aux transitions trop lentes occasionnent un positionnement dans la zone d'indétermination (Cf. « Gabarits de tension », page 2) qui perturbe le signal de sortie. L'état de la sortie oscille entre les deux niveaux logiques (Figure 17).

Pour obtenir une commutation correcte, il faut s'assurer que la transition en entrée soit franche (temps de montée et de descente inférieurs à 1 ms).

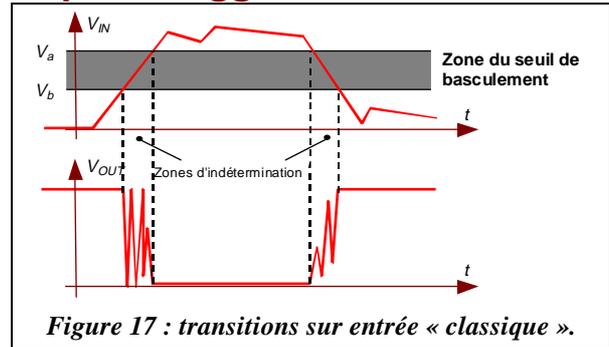


Figure 17 : transitions sur entrée « classique ».

Si on ne peut s'assurer d'une transition brève, on utilise des portes à entrée trigger de Schmitt qui présentent deux zones étroites de transition, l'une V_{T+} et l'autre V_{T-} (Figure 18). Elles s'appliquent respectivement aux transitions montantes et descendantes.

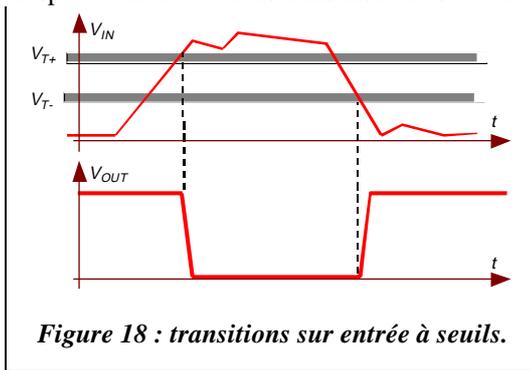


Figure 18 : transitions sur entrée à seuils.

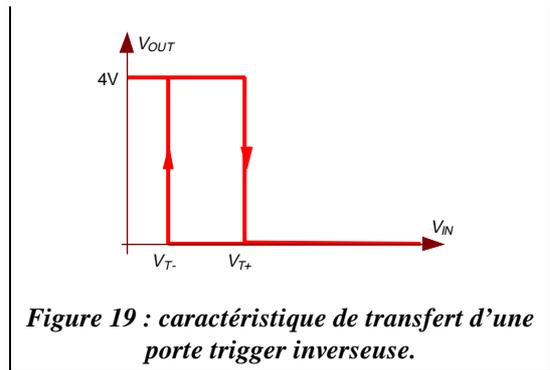


Figure 19 : caractéristique de transfert d'une porte trigger inverseuse.

Ces circuits acceptent les perturbations (parasites) dont l'amplitude ne dépasse pas la différence $V_{T+} - V_{T-}$ (chronogrammes Figure 20). Cette propriété est appliquée en mise en forme de signaux.

Pour repérer une entrée de type trigger, elle est marquée du signe \square (rappelle le cycle d'hystérésis).

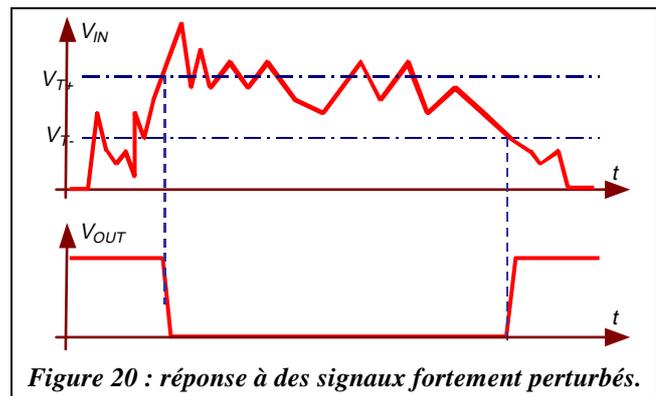


Figure 20 : réponse à des signaux fortement perturbés.

V. Les sorties particulières

V.1. Sortie bufférisée

Ce type de sortie a été étudié dans le paragraphe §II.3.5.

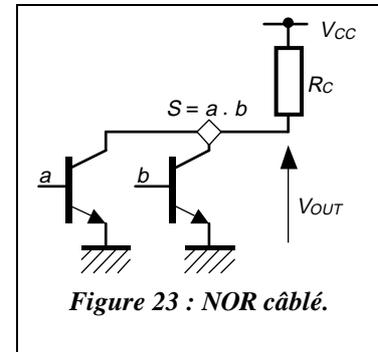
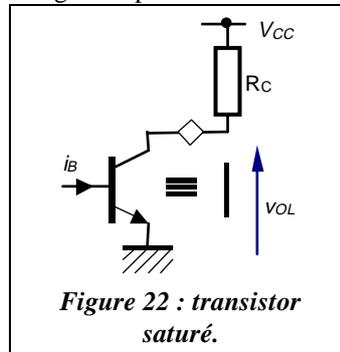
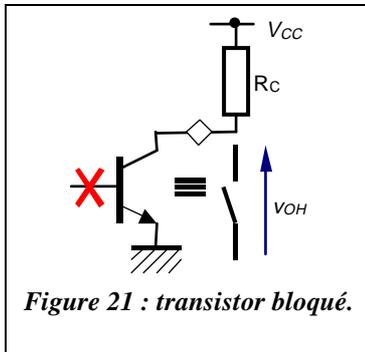
¹ Schmitt (),

V.2. Sortie à collecteur ouvert

Lorsque la charge nécessite une tension d'alimentation que ne peut lui fournir la porte logique, on a recours à la sortie à **collecteur ouvert**. Dans cette configuration, la sortie est le collecteur du dernier transistor dont il faut terminer la polarisation (*Figure 21* et *Figure 22*).

Ce type de sortie permet la réalisation d'un « et » ou d'un « ou » câblé en interconnectant les collecteurs. la résistance est dimensionnée pour assurer des courants de sortie optimum (*Figure 23*).

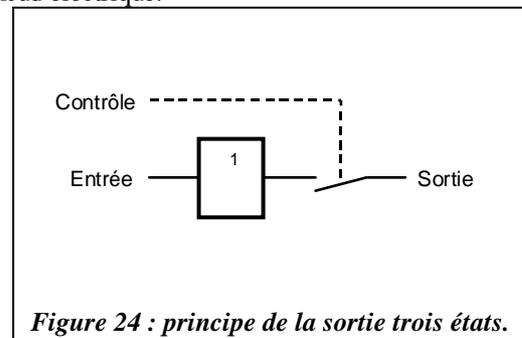
Une telle sortie est identifiée par le signe \diamond placé en face de la sortie considérée.



V.3. Sortie trois états

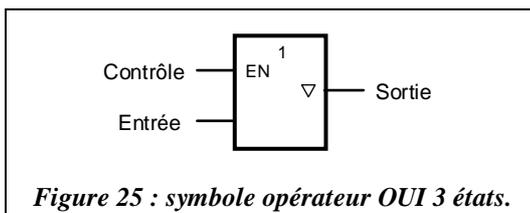
Dans certaines applications, il s'avère nécessaire de déconnecter électriquement la sortie d'une porte logique pour l'isoler d'autres sorties attachées au même nœud électrique.

Dans cette hypothèse, il faut que la sortie apparaisse comme un **circuit ouvert** vis à vis du reste du montage. En conséquence, l'impédance (ou la résistance) de sortie soit très grande, voire infinie. Un nouvel état non logique apparaît en supplément du niveau haut et du bas : l'état de **haute impédance** (HiZ). Pour mettre en œuvre une telle porte, il faut une entrée supplémentaire sélectionnant l'état haute impédance ou troisième état (Cf. *Figure 26*).



Une sortie de ce type peut apparaître indépendamment de la fonction logique du circuit.

Une sortie de type trois états est repérée par le symbole ∇ (*Figure 25*).



Contrôle	Entrée	Sortie
1	0	0
1	1	1
0	X	HiZ

Figure 26 : table de fonctionnement.

VI. Bibliographie

- **Analyse et synthèse des systèmes logiques.** D. Mange. Collection T3E. Dunod. 1981. ISBN 2-04-018931-9
- **Circuits numériques — Théorie et applications.** Ronald J. Tocci. Editions Ellipses. Collection INT. 1986. ISBN 2-7298-8650-8.
- **Données Texas Instruments :** data book et site ftp <http://ftp.ti.com/sc/docs>.